

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年3月18日 (18.03.2004)

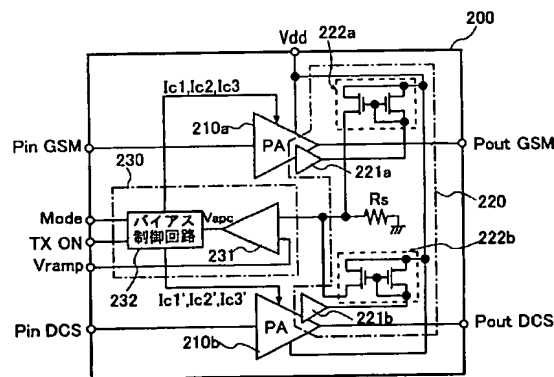
PCT

(10) 国際公開番号
WO 2004/023649 A1

- (51) 国際特許分類: H03F 3/24
(21) 国際出願番号: PCT/JP2002/009053
(22) 国際出願日: 2002年9月5日 (05.09.2002)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(71) 出願人 (米国を除く全ての指定国について): 株式会社ルネサステクノロジ (RENESAS TECHNOLOGY CORP.) [JP/JP]; 〒100-6334 東京都千代田区丸の内二丁目4番1号 Tokyo (JP).
(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 小野 生幸 (ONO, Seikou) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP). 赤嶺 均 (AKAMINE, Hitoshi) [JP/JP]; 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 Tokyo (JP).
(74) 代理人: 大日方 富雄 (OBINATA, Tomio); 〒162-0825 東京都新宿区神楽坂3丁目4番地 山本ビル2階 Tokyo (JP).
(81) 指定国 (国内): CN, JP, KR, SG, US.
(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).
添付公開書類:
— 国際調査報告書
2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: ELECTRONIC COMPONENT FOR AMPLIFYING HIGH FREQUENCY POWER AND RADIO COMMUNICATION SYSTEM

(54) 発明の名称: 高周波電力増幅用電子部品および無線通信システム



232...BIAS CONTROL CIRCUIT

(57) Abstract: A high frequency RF power module constituting a radio communication system capable of performing communication of two frequency bands such as a GSM and a DCS. The module comprises a first output detecting transistor which receives the same signal as an input signal of a first power amplifying transistor for amplifying the GSM side high frequency signal, a first current mirror circuit for running the current proportional to the current in the transistor, a second output detecting transistor which receives an input signal of a second power amplifying transistor for amplifying the DCS side high frequency signal and a second current mirror circuit for running the current proportional to the current in the transistor. The current on the transfer side of these current mirror circuits is converted into the voltage to serve as the detection signal of the output level. The detected output level is compared with the required output level to control the output level. The GSM and DCS share a sensing resistor for converting the current transferred by the first and second current mirror circuits into the voltage.

[続葉有]

BEST AVAILABLE COPY



(57) 要約:

GSMとDCSのような2つの周波数帯の通信が可能な無線通信システムを構成する高周波RFパワーモジュールにおいて、GSM側の高周波信号を増幅する第1電力増幅用トランジスタの入力信号と同一の信号を受ける第1出力検出用トランジスタおよび該トランジスタの電流に比例した電流を流す第1カレントミラー回路と、DCS側の高周波信号を増幅する第2電力増幅用トランジスタの入力信号を受ける第2出力検出用トランジスタおよび該トランジスタの電流に比例した電流を流す第2カレントミラー回路とを設け、これらのカレントミラー回路の転写側の電流を電圧に変換して出力レベルの検出信号とし、検出された出力レベルと要求出力レベルとを比較して出力レベルの制御を行なうとともに、前記第1と第2のカレントミラー回路により転写された電流を電圧に変換するセンス用抵抗をGSMとDCSで共用させるようにした。

明 細 書

高周波電力増幅用電子部品および無線通信システム

5 技術分野

本発明は、高周波信号を増幅して出力する高周波電力増幅回路およびこの高周波電力増幅回路を組み込んだ携帯電話機等の無線通信システムに適用して有効な技術に関し、特に送信周波数帯に応じて複数の高周波電力増幅回路を有する無線通信システムにおいて、出力電力のフィードバック制御に必要な出力レベルを検出する回路の素子を共有化して部品点数の低減を可能にする技術に関する。

背景技術

従来、携帯電話機等の無線通信装置（移動体通信装置）の方式の一つに欧州
15 で採用されている 880～915MHz 帯の周波数を使用する GSM（Global System for Mobile Communication）と呼ばれる方式がある。この GSM 方式は、変調方式に搬送波の位相を送信データに応じてシフトする GMSK（Gaussian Minimum Shift Keying）と呼ばれる位相変調方式が用いられている。

一般に、無線通信装置における送信側出力部には、変調後の信号を増幅する
20 高周波電力増幅回路が組み込まれており、従来の GSM 方式の無線通信装置には、ベースバンド回路もしくはマイクロプロセッサ等の制御回路からの送信要求レベルに応じて高周波電力増幅回路の増幅率を制御するため、高周波電力増幅回路もしくはアンテナの出力レベルを検出して帰還をかけることが行なわれている（例えば特開 2000-151310 号）。そして、出力レベルの検出は、
25 従来は一般に、カプラや検波回路などを使用して行なっており、検波回路は高周波電力増幅回路とは別個の半導体集積回路として構成されることが多い。

また、カプラは、ディスクリート部品もしくは絶縁基板（モジュール基板）に形成された出力線（マイクロストリップ線路）と並行に配設された導電体と

の間に形成される容量を介して出力レベルを検出する素子であり、半導体チップ上に形成される素子に比べてサイズが大きい。なお、方向性結合器（カプ
5 ラ）については、例えば総合電子出版社、1997年7月10日発行「マイクロ波の基礎とその応用」P191～P193に記載されている。また、工業調査会発行「電子材料」1999年4月号のP91～P95には移動体通信用セラミック積層ロウパスフィルタおよび方向性結合器について記載されている。

従来の高周波電力増幅回路の出力レベル検出方式は、高周波電力増幅回路とは別の半導体集積回路や電子部品を数多く使用しているため、モジュールの小型化を困難にする。さらに、カプラを使用する場合には、検出感度を向上させるためカプラの一端に基準電圧を印加することが行なわれることがあり、その
10 場合基準電圧の最適設定および部品のばらつきに応じた電圧等の調整が必要になるため、セットメーカーの負担が大きくなるという不具合がある。また、カプラを使用すると、電力損失も生じるという不具合がある。

さらに、近年の携帯電話機においては、上記GSMの他に例えば1710～
15 1785MHz帯の周波数を使用するDCS (Digital Cellular System) のような方式の信号を扱えるデュアルバンド方式の携帯電話機が提案されている。かかる携帯電話機に使用される高周波電力増幅モジュールでは、出力パワーアンプも各バンドに応じて設けられるため、その出力レベルを検出するカプラも各バンドに応じてそれぞれ必要になる。そのため、一層モジュールの小型化が
20 困難になる。

本発明の目的は、例えばGSMとDCSのような2つの周波数帯の通信が可能な無線通信システムにおいて出力レベルを検出して出力要求レベルと比較して入力信号を増幅する高周波電力増幅回路の増幅率を制御する場合に、回路規模を小さくするとともに電力損失を減らすことができる高周波電力増幅用電子
25 部品（モジュール）を提供することにある。

また、本発明の他の目的は、例えばGSMとDCSのような2つの周波数帯の通信が可能な無線通信システムにおいてフィードバック制御に必要な出力レベルの検出を電流検出方式で行なうことができ、これによって電圧等の調整が

不要になり、セットメーカーの負担を軽減することができる高周波電力増幅用電子部品を提供することにある。

さらに、本発明の他の目的は、例えばGSMとDCSのような2つの周波数帯の通信が可能な無線通信システムにおいて、一方の送信の際に休止中の他方の高周波電力増幅回路からの信号の漏洩を防止することができる高周波電力増幅用電子部品およびそれを用いた無線通信システムを提供することにある。

この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添付図面から明らかになるであろう。

10 発明の開示

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記の通りである。

すなわち、本発明は、例えばGSMとDCSのような2つの周波数帯の通信が可能な無線通信システムを構成する高周波電力増幅用電子部品（RFパワーモジュール）において、GSM側の高周波信号を増幅する第1電力増幅用トランジスタの入力信号と同一の信号を受ける第1出力検出用トランジスタおよび該トランジスタの電流に比例した電流を流す第1カレントミラー回路と、DCS側の高周波信号を増幅する第2電力増幅用トランジスタの入力信号を受ける第2出力検出用トランジスタおよび該トランジスタの電流に比例した電流を流す第2カレントミラー回路とを設け、これらのカレントミラー回路の転写側の電流を電圧に変換して出力レベルの検出信号とし、検出された出力レベルと要求出力レベルとを比較して出力レベルの制御を行なうとともに、前記第1と第2のカレントミラー回路により転写された電流を電圧に変換するセンス用抵抗、さらに望ましくは、検出された出力レベルと要求出力レベルとを比較する比較回路をGSMとDCSで共用させるようにしたものである。

ここで、GSMのような第1の周波数帯の高周波信号の出力レベルと、DCSのような第2の周波数帯の高周波信号の出力レベルが異なる場合、第1と第2のいずれかの高周波電力増幅回路がそれぞれ最大出力レベルで動作する場合

にセンス用抵抗に流れる電流の大きさがほぼ等しいように高周波電力増幅回路の最終段の増幅用トランジスタと出力検出用トランジスタのサイズ比およびカレントミラー回路を構成するトランジスタのサイズ比をそれぞれ設定する。

これにより、フィードバック制御に必要な出力レベルの検出を電流検出方式で行なうことができるため、電力損失を減らすことができるとともに、電圧等の調整が不要になりセットメーカの負担を軽減することができる。また、センス用抵抗や比較回路を共用することにより高周波増幅回路を構成する部品点数を減らし、無線通信システムの小型化を図ることができる。

さらに望ましくは、変調された第1の周波数帯の高周波信号を増幅する複数の電力増幅用トランジスタが縦続接続された第1増幅回路と、変調された第2の周波数帯の高周波信号を増幅する複数の電力増幅用トランジスタが縦続接続された第2増幅回路とを設け、前記第1出力検出用トランジスタと前記第2出力検出用トランジスタは、前記第1増幅回路と第2増幅回路の最終段の電力増幅用トランジスタの入力信号を受けるように構成する。電力増幅回路を複数の増幅段により構成することによって、例えば初段の増幅段の利得を抑え後段の増幅段の利得が大きくなるようなバイアスを与える制御を行なうことができ、これにより全体として所望の特性を得ることが容易となるとともに、フィードバック制御に必要な出力レベルの検出を電流検出方式で行なうことができる。

20 図面の簡単な説明

図1は、本発明に係る高周波電力増幅用電子部品（以下、RFパワーモジュールと称する）を使用した無線通信システムの構成例を示すブロック図である。

図2は、本発明に係るRFパワーモジュールの一実施例を示す回路図である。

25 図3は、出力電力が大きい場合と小さい場合における高周波電力増幅回路の最終段に流れる電流の時間的变化を示す電流波形図である。

図4は、実施例のRFパワーモジュールにおける高周波電力増幅回路と出力検出回路の具体例を示す回路図である。

図 5 は、出力検出回路の他の構成例を示す回路図である。

図 6 は、実施例の RF パワーモジュールにおける出力電力 P_{out} と出力検出回路の検出電流 I_{SNS} との関係を示すグラフである。

図 7 は、RF パワーモジュールの第 2 の実施例を示す回路図である。

5 図 8 は、RF パワーモジュールの第 3 の実施例を示す回路図である。

図 9 は、実施例の RF パワーモジュールの後段に設けられるフロントエンド・モジュールの具体例を示す回路構成図である。

図 10 は、実施例の RF パワーモジュールのデバイス構造の概略を示す一部断面斜視図である。

10

発明を実施するため最良の形態

以下、図面を参照して本発明の実施の形態を詳細に説明する。

図 1 は、本発明を適用した GSM と DCS の 2 つの通信方式の無線通信が可能なシステムの概略の構成を示す。

15 図 1 において、100 は GSM や DCS のシステムにおける GMSK 変調や復調を行なうことができる変復調回路を有する半導体集積回路化された高周波信号処理回路 (RFIC) 110 や受信信号から不要波を除去する弾性表面波フィルタからなるバンドパスフィルタ SAW と受信信号を増幅するロウノイズアンプ LNA などが 1 つのセラミック基板上に実装されてなる高周波モジュール
20 ル (以下、RF モジュールと称する)、200 はアンテナ ANT を駆動して送信を行なう高周波電力増幅回路 (以下、パワーアンプと称する) PA や出力電力制御回路 230 などを含む RF パワーモジュール、300 は送信データ (ベースバンド信号) に基づいて I、Q 信号を生成したり受信信号から抽出された I、Q 信号を処理したりする半導体集積回路化されたベースバンド回路 (以下、
25 ベースバンド IC と称する)、400 は RF パワーモジュール 200 から出力される送信信号に含まれる高調波などのノイズを除去するフィルタ LPF や送受信切替えスイッチ、分波器などを含むフロントエンド・モジュール、500 は RFIC 110 やベースバンド IC 300 に対する制御信号を生成したり RF

パワーモジュール200に対する出力レベル指示信号V_{ramp}を生成したりしてシステム全体を制御するマイクロプロセッサ（以下、CPUと称する）である。

図1に示されているように、この実施例では、RFパワーモジュール200内にGSMの周波数帯である900MHzの送信信号を増幅するパワーアンプ210aと、DCSの周波数帯である1800MHzの送信信号を増幅するパワーアンプ210bとが設けられている。同様に、RFモジュール100内にGSM用のSAWフィルタ120aおよびロウノイズアンプ130aと、DCS用のSAWフィルタ120bおよびロウノイズアンプ130bとが設けられている。

10 高周波IC110においては送信したい情報に従って搬送波を位相変調するGMSK変調が行なわれ、位相変調された信号が高周波信号PinとしてRFパワーモジュール200に入力され増幅される。特に制限されるものでないが、この実施例では高周波IC110は、送信用の変調回路の他に、受信信号を低い周波数の信号にダウンコンバートするミキサ、高ゲインのプログラマブル・ゲインアンプなどからなる受信系回路も含んで構成されている。ロウノイズアンプLNAは、高周波IC110に内蔵させることも可能である。

フロントエンド・モジュール400には、GSM用のロウパスフィルタ410aとDCS用のロウパスフィルタ410bおよびGSMの送信と受信を切り替える切替えスイッチ420aとDCSの送信と受信を切り替える切替えスイッチ420b、アンテナANTに接続され受信信号からGSM用の信号とDCS用の信号を分離する分波器430などが設けられている。図1には示されていないが、RFパワーモジュール200またはフロントエンド・モジュール400には、パワーアンプ210a、210bの出力端子またはRFパワーモジュール200の送信出力端子とロウパスフィルタ410a、410bとの間に接続されてインピーダンスの整合を行なうインピーダンス整合回路が設けられる。

図2には、本発明を適用したRFパワーモジュール200の第1の実施例の概略構成が示されている。

この実施例のRFパワーモジュール200は、パワーアンプ210a, 210bの出力電流を検出するアンプ221a, 221bと該アンプの電流に比例した電流を生成するカレントミラー回路222a, 222bとカレントミラー回路の転写側の電流を電圧に変換するセンス抵抗 R_s とからなる出力検出回路220および該出力検出回路220の検出信号とCPU500からの出力レベル指示信号 V_{ramp} とを比較してパワーアンプ210a, 210bの出力電力が出力レベル指示信号 V_{ramp} に応じたレベルとなるようにパワーアンプ210を制御する出力電力制御回路230を備えている。

出力レベル指示信号 V_{ramp} は、通信相手である基地局から近い時は指示レベルが小さく基地局から遠い時は指示レベルが大きくなる。この出力レベル指示信号 V_{ramp} はCPU500からの指示で高周波IC110において生成するようにしてもよい。CPU500は、RFパワーモジュール200に対し上記出力レベル指示信号 V_{ramp} の他に、送信起動信号TXONを出力する。この送信起動信号TXONはベースバンドLSI300または高周波IC110からRFパワーモジュール200に与えることも可能である。

図2に示されているように、本実施例においては、GSM側のパワーアンプ210aの出力電流を検出する回路とDCS側のパワーアンプ210bの出力電流を検出する回路とでセンス抵抗 R_s が共有されている。なお、GSM側のパワーアンプ210aの出力電力とDCS側のパワーアンプ210bの出力電力の最大レベルはそれぞれ規格によって規定されていて異なっているので、単純にセンス抵抗 R_s を共有することはできない。本実施例においては、後述のような工夫を行なうことによってセンス抵抗 R_s の共有化を可能にしている。

センス抵抗 R_s は高精度である必要があるため、ディスクリート部品としてモジュールに実装されるので、上記のようにGSM側とDCS側とでセンス抵抗 R_s を共有することにより部品点数を減らし、モジュールを小型化することができる。また、センス抵抗 R_s をディスクリート部品としてモジュールに実装することにより、パワーアンプ210a, 210bの特性に応じて所望の抵抗値を有するものを選択して実装することができる。

出力電力制御回路 230 は、出力検出回路 220 の検出信号と出力レベル指示信号 V_{ramp} とを比較してその差に応じた出力制御電圧 V_{apc} を生成する比較回路 231 と、比較回路 231 から出力される出力制御電圧 V_{apc} や CPU 500 から供給される GSM 方式に従った送信をする GSM モードか DCS 方式に従った送信をする DCS モードかを示すモード信号 $Mode$ などに従って、パワーアンプ 210a, 210b に対するバイアス電流 I_{c1} , I_{c2} , I_{c3} を生成して供給するバイアス制御回路 232 などからなる。上記のように GSM 側のパワーアンプ 210a の出力電流を検出する回路と DCS 側のパワーアンプ 210b の出力電流を検出する回路とでセンス抵抗 R_s を共有すると、
10 センス抵抗 R_s に流す電流を調整することにより、比較回路 231 も共用することができる。

なお、CPU 500 またはベースバンド LSI 300 においては、予め高周波 IC 100 と RF パワーモジュール 200 の特性を調べて、所望の出力レベルの信号を RF パワーモジュール 200 から出力させるのに必要な出力レベル指示信号 V_{ramp} と要求出力レベルとの関係を表わすテーブル形式のデータを作成して内部の不揮発性メモリ等に記憶しておいて、基地局との間の送受信で得られた要求出力レベルに応じた出力レベル指示信号 V_{ramp} を上記テーブルを参照して生成し出力するようにされる。高周波 IC 100 が特性バラツキを補正する補正回路を有する場合にはその補正データを CPU 500 またはベースバンド LSI 300 内部の不揮発性メモリに記憶しておくようにしても良い。
20

図 4 には、本実施例における RF パワーモジュール 200 の具体的な回路例が示されている。なお、図 4 には、GSM 側の高周波電力増幅回路 210a と出力検出回路 220a のみ示されており、DCS 側の高周波電力増幅回路 210b と出力検出回路 220b は図示が省略されている。特に制限されるものではないが、この実施例では、前記高周波電力増幅回路 210a の各増幅段に流す
25 バイアス電流 I_{c1} , I_{c2} , I_{c3} を制御する出力電力制御回路 230 は、GMS と DCS に共通の回路として構成されている。

この実施例の高周波電力増幅回路 210 は、3 つの増幅段 211, 212,

- 2 1 3 がそれぞれ直流をカットしインピーダンスの整合を行なうインピーダンス整合回路MN 1～MN 3 を介して縦続接続されている。各増幅段には電力増幅用電界効果トランジスタ（以下、電界効果トランジスタをFETと記す）が設けられており、図4ではこのうち最終段の増幅段2 1 3 とその後段のイン
- 5 ピーダンス整合回路MN 4 の具体的な回路構成が示されている。図示しないが1 段目と2 段目の増幅段2 1 1、2 1 2 も最終増幅段2 1 3 と類似の構成を備えている。MS 7、MS 8 はセラミック基板上に形成されたインピーダンスの整合をとるためのインダクタンス素子として働くマイクロストリップラインである。
- 10 最終増幅段2 1 3 は、前段増幅段2 1 2 の出力をインピーダンス整合回路MN 3 を介してゲート端子に受ける電力増幅用FET 3 1 と、該FET 3 1 とカレントミラーとミラー接続されたFET 3 2 とから構成されており、FET 3 1 のドレイン端子にはインダクタンス素子L 3 を介して電源電圧V_{dd} が印加されている。バイアス制御回路2 3 2 から供給される制御電流I_{c3} がカレントミ
- 15 ラーFET 3 2 に流されることによって、この電流と同一もしくは比例したドレイン電流I_dがFET 3 1 に流されるようにされている。1 段目と2 段目の増幅段2 1 1、2 1 2 も同様である。

このようにバイアス制御回路2 3 2 が各増幅段2 1 1～2 1 3 の制御電流I_{c1}、I_{c2}、I_{c3} によって各段の増幅度を制御することによって、高周波入力信号P_{in}の直流成分をカットし交流成分を所望のレベルまで増幅した信号P_{out}が出力端子OUTより出力される。そして、この実施例においては、上記

20 制御電流I_{c1}、I_{c2}、I_{c3} が、バイアス制御回路2 3 2 によって、出力検出回路2 2 0 で検出された出力レベルと出力レベル指定信号V_{ramp} とを比較する比較回路2 3 1 の出力に応じて制御される。

- 25 なお、バイアス制御回路2 3 2 は、CPU 5 0 0（またはベースバンドLSI 3 0 0）から供給される起動制御信号TXONにより動作を開始し、各段のFET 2 1 1、2 1 2、2 1 3 をバイアスするために、CPU 5 0 0（またはベースバンドLSI 3 0 0）から供給されるGSMモードかDCSモードかを示すモード指

示信号Modeに応じて、GSMモードのときは制御電流 I_{c1} 、 I_{c2} 、 I_{c3} を、またDCSモードのときは図示しないDCS用の高周波電力増幅回路210bに供給される制御電流 $I_{c1'}$ 、 $I_{c2'}$ 、 $I_{c3'}$ ($I_{c1'} < I_{c1}$, $I_{c2'} < I_{c2}$, $I_{c3'} < I_{c3}$) を生成し出力する。

- 5 出力検出回路220は、最終段213の電力増幅用EFT31のゲート電圧と同一の電圧がゲート端子に印加されるように構成されたNチャネルMOSFET221と、電源電圧端子Vdd0との間に前記MOSFET221と直列に接続されたPチャネルMOSFET222と、該MOSFET222と並列に設けられたMOSFET223と、該MOSFET223と直列に接続された
- 10 電流-電圧変換用のセンス抵抗 R_s とからなる。

- 上記MOSFET222はゲートとドレインが結合され、MOSFET223はMOSFET222とゲートが共通に接続されることによりカレントミラー回路を構成している。なお、出力検出回路220に流れる電流を抑えるため、出力検出用のMOSFET221は最終段の電力増幅EFT31よりもサイズの小さなものが使用される。そして、上記MOSFET221のゲート端子に最終段の電力増幅EFT31のゲート電圧と同一の電圧が印加されることにより、EFT31のドレイン電流に比例した電流がMOSFET221に流れ、この電流がカレントミラー回路により転写されて抵抗 R_s に流される。
- 15

- 従って、抵抗 R_s とMOSFET223との接続ノードの電圧 V_{SNS} は最終段
- 20 の電力増幅EFT31の電流に比例した電圧となる。本実施例では、この電圧 V_{SNS} が出力電力制御回路230の比較回路231に出力レベルの検出信号としてフィードバックされて、比較回路231はこの検出電圧 V_{SNS} とCPU500からの出力レベル指定信号 V_{ramp} とを比較してバイアス制御回路232に対する出力制御電圧 V_{apc} を生成し、バイアス制御回路232が出力制御電圧 V_{apc}
- 25 に応じて高周波電力増幅回路210aに供給される制御電流 I_{c1} 、 I_{c2} 、 I_{c3} を生成する。

この実施例の出力検出回路220ではカレントミラー回路を設けているため、出力検出用の外部端子を1つにすることができる。すなわち、出力検出回路は、

最終段の電力増幅EFT31のゲート電圧と同一の電圧が抵抗 R_i を介してゲート端子に印加されるように構成された出力検出用のMOSFET221と、該MOSFET221と直列に接続された電流－電圧変換用の抵抗(R_s)のみによって構成することも可能であるが、このようにすると電流－電圧変換用の抵抗の両端の電圧を外部に取り出すための端子が2個必要になるのに対し、実施例のようにカレントミラー回路(222, 223)と電流－電圧変換用の抵抗 R_s を設け、この抵抗 R_s の一方の端子を接地点に接続することにより出力検出用の外部端子を1つにすることができる。

さらに、本実施例においては、高周波電力増幅回路210a, 210bの最終段の電力増幅EFT31と出力検出回路220の出力検出用MOSFET221とのサイズ比と、出力検出回路220のカレントミラーMOSFET222と223とのサイズ比が、次の表1のように設定されている。なお、このようにFETのサイズ比がGSMとDCSで異なる値に設定されているのは、GSMとDCSの規格によって決められているアンテナ端での最大出力レベルから、RFパワーモジュールの出力端子の最大出力レベルをGSMのときに34dBm、DCSのときに32dBmと設定しているためである。

表1

	GSM	DCS
RFパワーモジュールの最大出力レベル	34dBm	32dBm
パワーFETとセンス用FETのサイズ比	683:1	293:1
カレントミラーのMOSFETのサイズ比	6:1	7.5:1
出力検出用FETのドレイン電流 I_{SNS}	10mA	12.5mA
センス抵抗 R_s に流れる電流	1.67mA	1.67mA
出力電力	2W	1W

各FETのサイズ比を上記のように設定することにより、センス抵抗 R_s と比較回路231をGSMとDCSで共用することができる。さらに、電力増幅EFT31のゲート入力電圧を、抵抗を介して出力検出回路220の出力検出用MOSFET221のゲート端子に入力してDCレベルとして検出させるこ

とも考えられるが、抵抗を介さずに直接入力させることによりAC入力とすることができ、これによって電力増幅用FET31のドレイン電流 I_d と検出電流 I_{SNS} の相関をより良好にすることができる。

具体的には、低出力レベルの時は電力増幅FET31のゲインは小さいため
5 ドレイン電流 I_d は図3に破線で示すように飽和することはないが、高出力レベルになるとFET31のゲインが大きくなるためドレイン電流 I_d は図3に実線で示すように飽和してしまう。一方、出力検出回路220の入力インピーダンスが高いと、入力信号が伝わりにくく検出電流 I_{SNS} の振幅がFET213のドレイン電流 I_d に比べて小さくなり、電流 I_d が飽和するような状態でも
10 出力検出回路220の検出電流 I_{SNS} は飽和しないので、出力電流 I_{out} と検出電流 I_{SNS} の相関が崩れてしまう。

ところが、電力増幅FET31のゲート入力を出力検出用MOSFET221のゲート端子に直接入力させると、高周波信号に対する入力インピーダンスが低くなり、入力信号がFET221のゲートに伝わり易くなってFET213が飽和動作するときは出力検出用のFET221も飽和動作するようになる。
15 これによって、FET32のドレイン電流 I_d と検出電流 I_{SNS} の相関が良好になり、より精度の高い出力レベル検出が可能になる。

図5には、出力検出回路220の他の実施例を示す。

この実施例の出力検出回路220は、出力検出用のFET221のドレイン
20 端子とカレントミラー回路を構成するMOSFET222のドレイン端子との間に直線性改善用の抵抗 R_4 を接続したものである。この抵抗 R_4 によって出力検出回路220の電源電圧依存性を低減させることができる。直線性改善用の抵抗 R_4 を設けない場合における出力電力 P_{out} と検出電流 I_{SNS} との相関は、電源電圧 V_{dd0} が例えば3.5Vのような所定のレベルにあるときは図6に実
25 線で示すようにほぼリニアな関係にあるが、電源電圧 V_{dd0} が例えば4.2Vのようなレベルに変化すると、FET221に流れる電流が図6に破線で示すように出力電力の高い領域では急に増加してしまう。

これに対し、抵抗 R_4 を設けると、電源電圧 V_{dd0} が変化してもFET22

1のドレイン電圧の変動量が小さくされ、結果としてFET221に流れる電流の変動を小さくできる。この直線性改善用抵抗R4の抵抗値としては、例えば100Ω程度が考えられる。また、GSM側の直線性改善用抵抗R4はDCS側の直線性改善用抵抗R4よりも若干大きな値に設定することが考えられる。

- 5 なお、特に制限されるものでないが、本実施例では、RFパワーモジュール200を構成する各素子のうち1段目と2段目の増幅段211、212（GSM用とDCS用の両方）を構成するFETおよびこれらとカレントミラーをなすMOSFETと、出力電力制御回路230および出力検出回路220のカレントミラー回路を構成するMOSFET222、223は、1つの半導体チップ上に半導体集積回路IC1として形成される。ここで、増幅段211、212のカレントミラーMOSFETはそれぞれ電力増幅用FETと同一の導電型（nチャネル型）であって、同一の構造とされることによって、同一の温度特性を有するようにされ、温度変動に伴う高周波電力増幅回路210の特性の変動を抑制することができるようになる。
- 10 一方、高周波電力増幅回路210の最終段213のFET31（GSM用とDCS用の両方）およびこれらとカレントミラーをなすMOSFET32と、出力検出用MOSFET221は、別の半導体チップ上に半導体集積回路IC2として形成される。出力検出回路220の電流-電圧変換用抵抗Rsおよび直線性改善用抵抗R4やインピーダンス整合回路MN1～MN4を構成する容量素子C9～C11、インダクタンス素子L3等にはディスクリート部品が用
- 20 いられる。

- これら2つの半導体チップIC1、IC2と、ディスクリート部品としての抵抗RsやコンデンサC9～C11などの素子が共通のセラミック基板上に実装され、1個の無線通信用電子部品（モジュール）として構成される。上記マイクロストリップ線路MS7、MS8等は、セラミック基板上に、所望のインダクタンス値となるように形成された銅などの導電層パターンで形成される。
- 25 なお、最終段のFET31およびこれとカレントミラー接続されたMOSFET32と出力検出回路220を構成するMOSFET221を有する半導体集

積回路は、GSM用チップとDCS用チップとして別個に形成するようにしてもよい。

図10には、実施例のRFパワーモジュールのデバイス構造を示す。なお、図10は実施例のRFパワーモジュールの構造を正確に表わしたものではなく、
5 その概略が分かるように一部の部品や配線などを省略した構造図として表わしたものである。

図10に示されているように、本実施例のモジュールの本体10は、アルミナなどのセラミック板からなる複数の誘電体板11を積層して一体化した構造にされている。各誘電体板11の表面または裏面には、所定のパターンに形成
10 し表面に金メッキを施した銅などの導電体からなる導体層12が設けられている。12aは導体層12からなる配線パターンである。また、各誘電体板11の表裏の導体層12もしくは配線パターン同士を接続するために、各誘電体板11にはスルーホールと呼ばれる孔13が設けられ、この孔内には導電体が充填されている。

15 図10の実施例のモジュールでは、6枚の誘電体板11が積層されており、上から第1層目と第3層目と第6層目の裏面側にはほぼ全面にわたって導体層12が形成され、それぞれ接地電位GNDを供給するグランド層とされている。そして、残りの各誘電体板11の表裏面の導体層12は、伝送線路等を構成するの
20 定することにより、伝送線路はインピーダンスが50Ωとなるように形成される。

第1層目から第3層目の誘電体板11には、前記半導体チップIC1、IC2を設置するために矩形状の穴が設けられ、この穴の内側に各ICが挿入され
25 穴の底に接合材14によって固定されているとともに、その穴の底に相当する第4層目の誘電体板11とそれよりも下側の各誘電体板11にはビアホールと呼ばれる孔15が設けられ、この孔内にも導電体が充填されている。このビアホール内の導電体は、IC1やIC2で発生した熱を最下層の導体層に伝達して放熱効率を向上させる役目を担っている。

IC1, IC2の上面の電極と所定の導体層12とはボンディングワイヤ31により電氣的に接続されている。また、第1層目の誘電体板11の表面には、マイクロストリップ線路MS7, MS8等を構成する導電パターン12aが形成されているとともに、電力増幅回路210や出力検出回路220等を構成する5 ための容量素子C9~C11や抵抗素子Rs, R4などのディスクリート部品32が複数個搭載されている。なお、これらの素子のうち容量素子は、ディスクリート部品を使用せずに誘電体板11の表裏面の導体層を利用して基板内部に形成することも可能である。

図7には、本発明を適用したRFパワーモジュール200の第2の実施例の10 概略構成が示されている。

この実施例のRFパワーモジュール200は、DCS側のパワーアンプ210bの出力端子 Pout-DCS に、出力端子 Pout-DCS と電源電圧端子Vddとの間に接続された抵抗R0と、出力端子 Pout-DCS と例えば接地電位のような基準電位点との間に直列に接続されたダイオードD0および容量C0と、該ダイオード15 D0と容量C0との接続ノードN0と接地点との間に接続された抵抗R1およびスイッチ・トランジスタQ1とからなる状態切替え回路240を設けたものである。ダイオードD0はPINダイオードが望ましい。容量素子C0は数pFオーダーのもので良い。抵抗R0, R1は数kΩのオーダーのものを使用する。トランジスタQ1は、IC1もしくはIC2と同一の半導体チップ上に20 形成することにより、部品点数の増加を抑制することができる。

トランジスタQ1は、バイアス制御回路232からの制御信号によってGSMモードの時はオン状態にされ、DCSモードの時はオフ状態にされる。Q1がオフされるDCSモードでは、抵抗R0-ダイオードD0-抵抗R1-トランジスタQ1の電流パスが遮断されるため、送信信号が伝送されるラインから25 見たダイオードD0のインピーダンスは高くなる。また、抵抗R0は伝送線の50Ωに対して数kΩのオーダーでインピーダンスは十分に高いので、伝送線からは抵抗R0の先のインピーダンスは見えない。従って、このときパワーアンプ210bは、状態切替え回路240が接続されていない回路と同等な動作

をする。

一方、トランジスタQ1がオンされるGSMモードでは、抵抗R0ーダイ
オードD0ー抵抗R1ートランジスタQ1のパスに電流が流れ、パワーアンプ
210bの出力端子の電位が固定される。これによって、パワーアンプ210
5 bにGSMの信号の2倍高調波が飛び込んでそれが出力端子 Pout-DCS に接続さ
れた後段のフィルタ回路を通してGSM側のパワーアンプ210aの出力に漏
洩してアンテナから送信されるGSMの送信信号にノイズとして乗るのを防止
することができる。

なお、トランジスタQ1がオフ状態にされるDCSモードの時は、ダイオー
10 ドD0が検波素子として作用し、ダイオードD0のカソード側のノードN1は
パワーアンプ210bからの信号によってその最大振幅レベルに相当する比較
的高い電位に固定される。しかるに、この実施例では、上記トランジスタQ1
として高耐圧のMOSFETを用いることにより、トランジスタQ1がオフさ
れ、ノードN0が高電位になったときにトランジスタQ1が破壊されたり、Q
15 1にリーク電流が流れたりするのを防止できるように構成されている。高耐圧
のMOSFETとしては、例えばLD (Laterally Diffused) MOSと呼ばれ
るものなど公知の高耐圧素子を使用することができる。

ここで、GSMモードの際にDCS側のパワーアンプ210bから出る信号
がGSMの送信信号に乗る理由を、図9を用いて説明する。

20 図9は、RFパワーモジュール200の後段に接続されるフロントエンド・モ
ジュール400における一方の送信部（例えばDCS）の具体的な回路構成例
を示すものである。

図9において、FET31はRFパワーモジュール200の最終段のラン
ジスタで、このトランジスタFET31のゲート端子に送信信号が入力され、
ドレイン端子には基本波の $1/4$ 波長の電気長を有する $\lambda/4$ 伝送線路TL0
25 を介して電源電圧Vdが印加されており、 $\lambda/4$ 伝送線路TL0とトランジス
タFET31のドレイン端子との接続ノードにインピーダンス整合回路421
が接続され、その後段にロウパスフィルタ431、送受信切替え回路441、

GSMの受信信号とDCSの受信信号を分波する分波器460が順に接続されている。

特に制限されるものでないが、この実施例においては、インピーダンス整合回路421は、インダクタンス素子と容量素子とからなる並列共振回路PRと、
5 伝送線路と容量素子とからなる整合手段IMと、ロウパスフィルタ431側からパワーアンプ側への直流ノイズをカットする容量素子DCが設けられており、インピーダンス整合回路421の出力ノードのインピーダンスは50Ωになるように回路の定数が設定されている。送受信切替え回路441は、ロウパス
10 フィルタ431と分波器460との間に接続されたダイオードD1と、該ダイオードD1のカソード端子と接地点との間に直列に接続された $\lambda/4$ 伝送線路TL1およびダイオードD2とからなる。

この送受信切替え回路441は、送信時にはダイオードD1がオン状態となってパワーアンプ側からの送信信号を分波器460へ伝達する。このときダイオードD2もオン状態となって $\lambda/4$ 線路TL1の他端が接地電位ショート
15 となり、ダイオードD1側から $\lambda/4$ 線路TL1側を見たときのインピーダンスがハイインピーダンスとなるので、受信側へ信号が漏れるのを防止しつつアンテナANTへ信号を伝達することができる。一方、受信時には、2つのダイオードD1、D2が共にオフ状態になる。これにより、アンテナANTからの受信信号が、分波器460- $\lambda/4$ 線路TL1-容量C21を介して図1のS
20 AWフィルタ120A側へ伝達される。GSM側の送受信切替え回路442も同様な構成を有するので、説明は省略する。

フロントエンド・モジュール400が図9のように構成されている場合、送受信切替え回路441、442はダイオードD1、D2で送受信信号の切替えを行なっているので、パワーアンプ210bからアンテナANTまでの信号の
25 伝送経路を完全に遮断することができない。また、DCSの信号はGSMの信号の約2倍の周波数であるため、DCS側のパワーアンプ210bにGSM側のパワーアンプ210aからGSMの信号の2倍高調波が飛び込んで来るとそれをロウパスフィルタ431で遮断することができない。そのため、GSM

モードでGSM側のパワーアンプ410aからアンテナANTへ出力される信号に、DCS側のパワーアンプ410bからの漏洩信号がノイズとしてのってしまうおそれがある。

- しかるに、図7の実施例のように、DCS側のパワーアンプ210bの出力
5 端子 Pout-DCS に状態切替え回路240を設けることにより、GSMモードにおいてDCS側のパワーアンプ210bから出る漏洩信号がGSMの送信信号にノイズとして乗るのを防止することができる。

図8には、本発明を適用したRFパワーモジュール200の第3の実施例の概略構成が示されている。

- 10 この実施例のRFパワーモジュール200は、比較回路231の出力検出回路220からの信号が入力される方の入力端子と出力端子との間に、フィルタとして機能する時定数回路233を設けるとともに、この時定数回路233を構成する並列の抵抗素子および容量素子を外付け部品として接続できるようにモジュールに外部端子P1、P2を設けたものである。
- 15 比較回路231の他方の入力端子に入力されるCPU500からの出力レベル指示信号VrampはCPU内部のDA変換回路から出力される階段波形の信号であり、比較回路231の出力も階段波形となるが時定数回路233はこの階段波形の信号を滑らかにするように作用する。時定数回路233を構成する素子（抵抗および容量）を外付け素子として接続できるように構成されることにより、ユーザが自己の設計したシステムに応じて任意に時定数を設定することができるようになり、システムの特性を向上させることができるようになるという利点がある。
- 20

- 以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で
25 種々変更可能であることはいうまでもない。例えば、前記実施例では、高周波増幅部とフロントエンド部をそれぞれ別個のモジュール200と400として構成したが、これらを1つのモジュールとして構成するようにしても良い。

また、前記実施例の高周波電力増幅回路では、電力増幅FETを3段接続し

ているが、２段構成としたり、４段以上の構成としても良い。また、２段目や
３段目のFET 212, 213を、それぞれ並列形態の２個のFETで構成す
るようにしてもよい。さらに、初段の電力増幅FETとカレントミラーFET
をそれぞれデュアルゲートのFETで構成し、バイアス制御回路232からの
5 バイアス電流 I_{c1} を抵抗で分圧した電圧をそれぞれのゲートに印加して所望の
ドレイン電流を流すように構成しても良い。

さらに、前記実施例では、RFパワーモジュールを１段目と２段目の増幅段
211, 212や出力電力制御回路230を含む半導体集積回路と、３段目の
FET 31およびカレントミラーFET 32と出力検出用のFET 221を含
10 む半導体集積回路と、抵抗や容量などの外付け素子で構成していると説明した
が、上記２つの半導体集積回路を１つの半導体集積回路として構成するよう
にしても良い。

産業上の利用可能性

15 上記実施例では、本発明をGSM方式とDCS方式の通信が可能なデュアル
バンド用の高周波電力増幅回路に適用した場合について説明したが、GSM方
式とDCS方式の他に、1900MHzの周波数帯を使用するPCS
(Personal Communications System) 方式による通信が可能に構成されるトリ
プルバンド方式の通信システムを構成する高周波電力増幅回路にも本発明を利
20 用することができる。その場合、DCSとPCSの信号は共通のパワーアンプ
で増幅しても良いし、別個のパワーアンプで増幅するようにしても良い。

請求の範囲

1. 変調された第1の周波数帯の高周波信号を増幅する第1電力増幅用トランジスタと、変調された第2の周波数帯の高周波信号を増幅する第2電力増幅用トランジスタと、前記第1電力増幅用トランジスタの入力信号を受ける第1出力検出用トランジスタおよび該トランジスタの電流に比例した電流を流す第1カレントミラー回路と、前記第2電力増幅用トランジスタの入力信号を受ける第2出力検出用トランジスタおよび該トランジスタの電流に比例した電流を流す第2カレントミラー回路と、前記第1カレントミラー回路の転写側および前記第2カレントミラー回路の転写側に共通に接続されて電流を電圧に変換するセンス用抵抗とを備え、前記センス用抵抗で検出された信号と出力要求レベル指示信号とを比較して前記第1電力増幅用トランジスタおよび前記第2電力増幅用トランジスタのバイアス電流を生成するバイアス制御回路とを含む高周波電力増幅用電子部品。

15

2. 前記第1の周波数帯の高周波信号の出力レベルと、前記第2の周波数帯の高周波信号の出力レベルが異なる場合に、第1高周波電力増幅回路と第2高周波電力増幅回路のいずれかがそれぞれ最大出力レベルで動作する場合に前記センス用抵抗に流れる電流の大きさがほぼ等しいなるように、前記第1および第2カレントミラー回路の転写元の電流と転写側の電流の比が設定されている請求項1に記載の高周波電力増幅用電子部品。

20

3. 前記第1の周波数帯の高周波信号の出力レベルと、前記第2の周波数帯の高周波信号の出力レベルが異なる場合に、第1高周波電力増幅回路と第2高周波電力増幅回路のいずれかがそれぞれ最大出力レベルで動作する場合に前記センス用抵抗に流れる電流の大きさがほぼ等しいなるように、前記高周波電力増幅回路の最終段の増幅用トランジスタと出力検出用トランジスタのサイズ比およびカレントミラー回路を構成するトランジスタのサイズ比がそれぞれ設定

25

されている請求項 1 に記載の高周波電力増幅用電子部品。

4. 前記センス用抵抗で検出された信号と供給された出力要求レベル指示信号とを比較する共通の比較回路を有する請求項 2 または 3 に記載の高周波電力増幅用電子部品。

5. 前記第 1 電力増幅用トランジスタとカレントミラー接続されたトランジスタおよび前記第 2 電力増幅用トランジスタとカレントミラー接続されたトランジスタとを備え、前記バイアス制御回路により前記カレントミラー用トランジスタに所定の制御電流を流すことによって、前記第 1 電力増幅用トランジスタおよび前記第 2 電力増幅用トランジスタの入力端子にバイアス電圧を与えるように構成されている請求項 1 ～ 4 のいずれかに記載の高周波電力増幅回路。

6. 前記第 1 カレントミラー回路および前記第 2 カレントミラー回路と前記比較回路は同一の半導体チップ上に形成され、前記センス用抵抗はディスクリット部品として接続されている請求項 1 ～ 5 のいずれかに記載の高周波電力増幅用電子部品。

7. 前記第 1 出力検出用トランジスタと前記第 1 カレントミラー回路の転写元のトランジスタとの間および前記第 2 出力検出用トランジスタと前記第 2 カレントミラー回路の転写元のトランジスタとの間に、抵抗素子がそれぞれ設けられている請求項 1 ～ 6 のいずれかに記載の高周波電力増幅用電子部品。

8. 前記抵抗素子はディスクリット部品として接続されている請求項 7 に記載の高周波電力増幅用電子部品。

9. 前記比較回路の一方の入力端子と出力端子との間に時定数回路が設けられ、該時定数回路を構成する素子を外付け素子として接続するための外部端子

を有する請求項 2～8 に記載の高周波電力増幅用電子部品。

10 10. 変調された第 1 の周波数帯の高周波信号を増幅する複数の電力増幅用
トランジスタが縦続接続された第 1 増幅回路と、変調された第 2 の周波数帯の
5 高周波信号を増幅する複数の電力増幅用トランジスタが縦続接続された第 2 増
幅回路とを備え、前記第 1 出力検出用トランジスタと前記第 2 出力検出用トラ
ンジスタは、前記第 1 増幅回路と第 2 増幅回路の最終段の電力増幅用トランジ
スタの入力信号を受けるように構成されている請求項 1～9 のいずれかに記載
の高周波電力増幅用電子部品。

10

11. 前記第 1 増幅回路は G S M の送信信号を増幅し前記第 2 増幅回路は D
C S の送信信号を増幅する回路である請求項 10 に記載の高周波電力増幅用電
子部品。

15 12. 前記第 2 増幅回路の出力端子と基準電位点との間に直列に接続された
ダイオードおよび容量と、該ダイオードと容量との接続ノードと基準電位点と
の間に接続されたスイッチ・トランジスタとを有し、該スイッチ・トランジス
タは前記第 1 増幅回路が動作される時にオン状態にされ、前記第 2 増幅回路が
動作される時にオフ状態にされる請求項 11 に記載の高周波電力増幅用電子部
20 品。

20

13. 前記スイッチ・トランジスタは高耐圧 M O S F E T である請求項 12
に記載の高周波電力増幅用電子部品。

25 14. 請求項 12 または 13 に記載の高周波電力増幅用電子部品と、ダイ
オードを用いて送信信号と受信信号の切替えを行なう送受信切替え回路および
第 1 周波数帯の信号と第 2 周波数帯の信号の切替えを行なう信号切替え手段を
備えた第 2 電子部品と、送信する信号を変調して前記高周波電力増幅用電子部

品へ入力する第3電子部品と、前記高周波電力増幅用電子部品に対して出力要求レベル指示信号を付与する半導体集積回路とを有する無線通信システム。

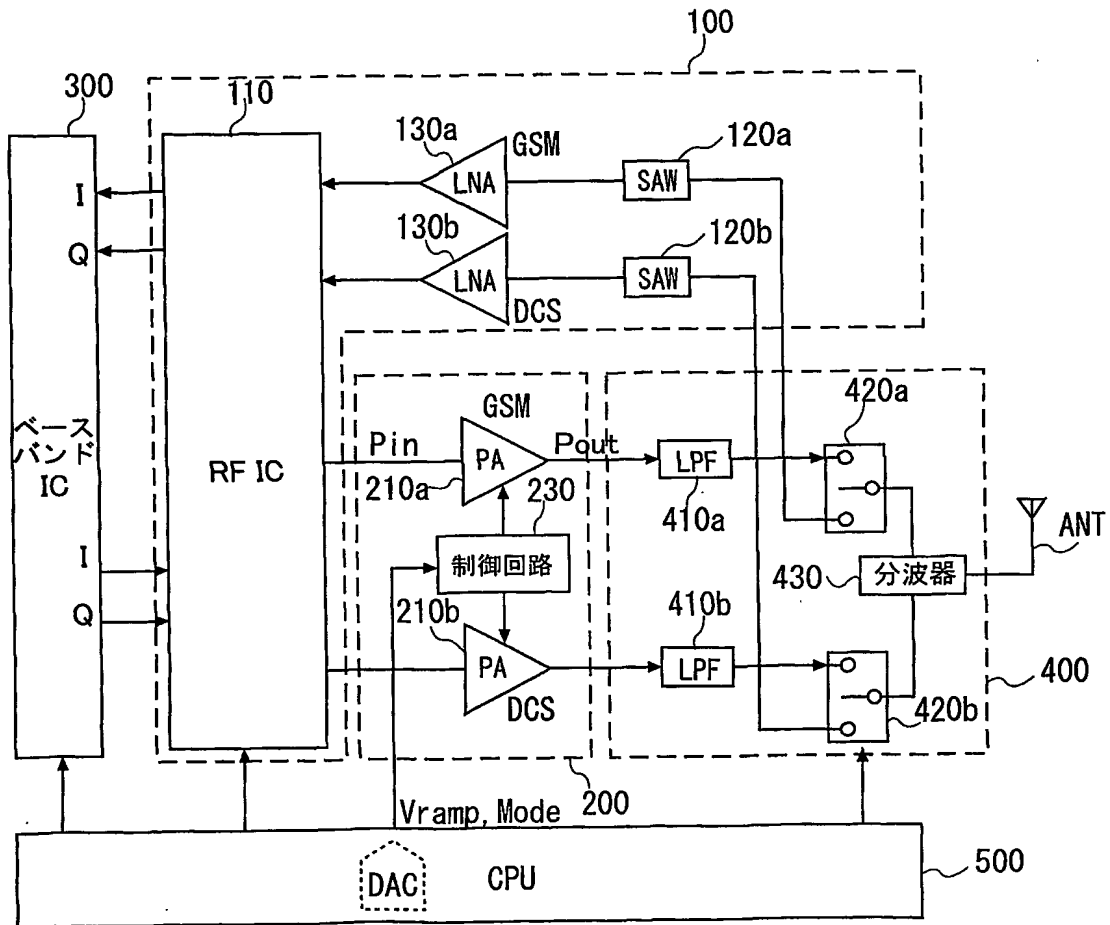
15 15. 変調された第1の周波数帯の高周波信号を増幅する第1電力増幅用トランジスタと、変調された第2の周波数帯の高周波信号を増幅する第2電力増幅用トランジスタと、前記第1電力増幅用トランジスタの入力信号を受ける第1出力検出用トランジスタおよび該トランジスタの電流に対して第1の比率に従った電流を流す第1カレントミラー回路と、前記第2電力増幅用トランジスタの入力信号を受ける第2出力検出用トランジスタおよび該トランジスタの電流に対して、上記第1の比率とは異なる第2の比率に従った電流を流す第2カレントミラー回路と、前記第1カレントミラー回路及び前記第2カレントミラー回路に対して共通に接続され、電流を電圧に変換する変換回路とを備え、前記変換回路の出力信号と出力要求レベル指示信号とを比較して前記第1電力増幅用トランジスタのバイアス電流を生成するバイアス制御回路とを含む高周波電力増幅用電子部品。

20 16. 上記バイアス制御回路は、上記第2電力増幅用トランジスタのバイアス電流を生成するようにされている請求項15に記載の高周波電力増幅用電子部品。

25 17. 請求項15または16に記載の高周波電力増幅用電子部品と、ダイオードを用いて送信信号と受信信号の切替えを行なう送受信切替え回路および第1周波数帯の信号と第2周波数帯の信号の切替えを行なう信号切替え手段を備えた第2電子部品と、送信する信号を変調して前記高周波電力増幅用電子部品へ入力する第3電子部品と、前記高周波電力増幅用電子部品に対して出力要求レベル指示信号を付与する半導体集積回路とを有する無線通信システム。

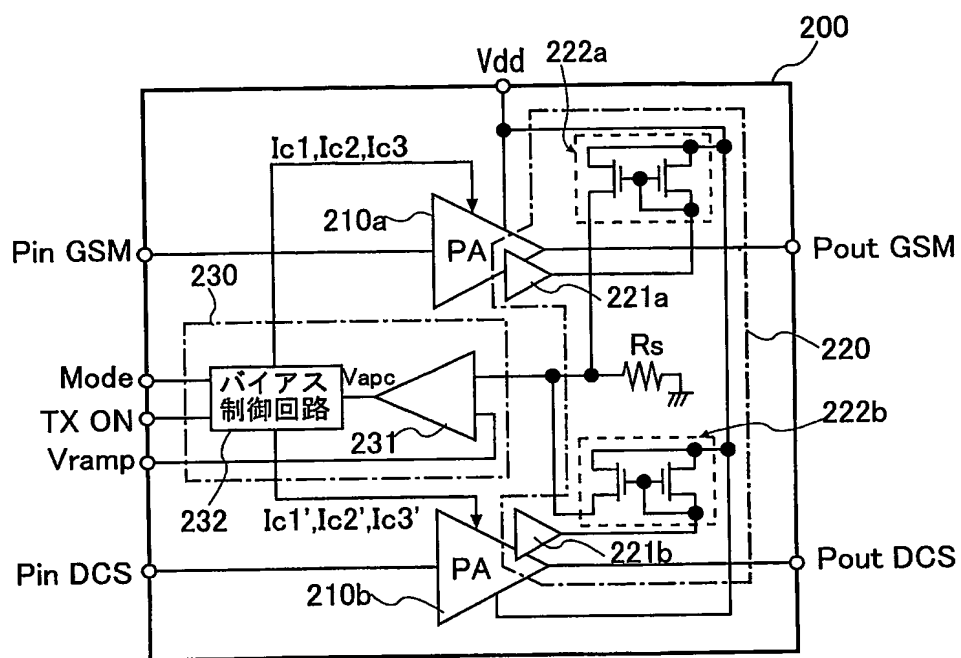
1/8

図 1



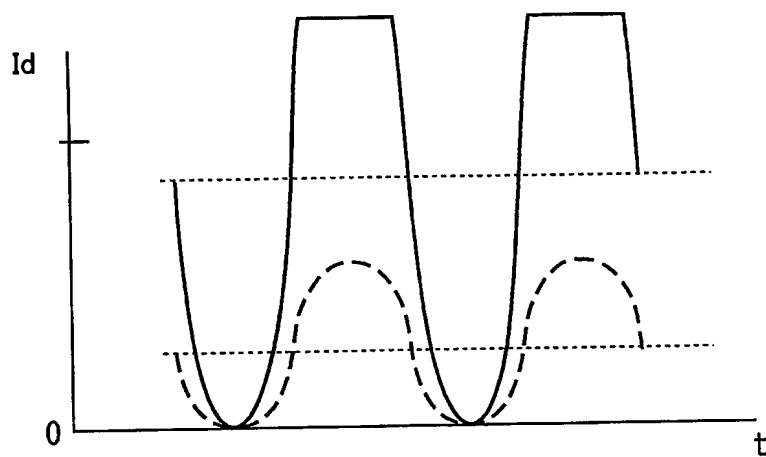
2/8

図 2



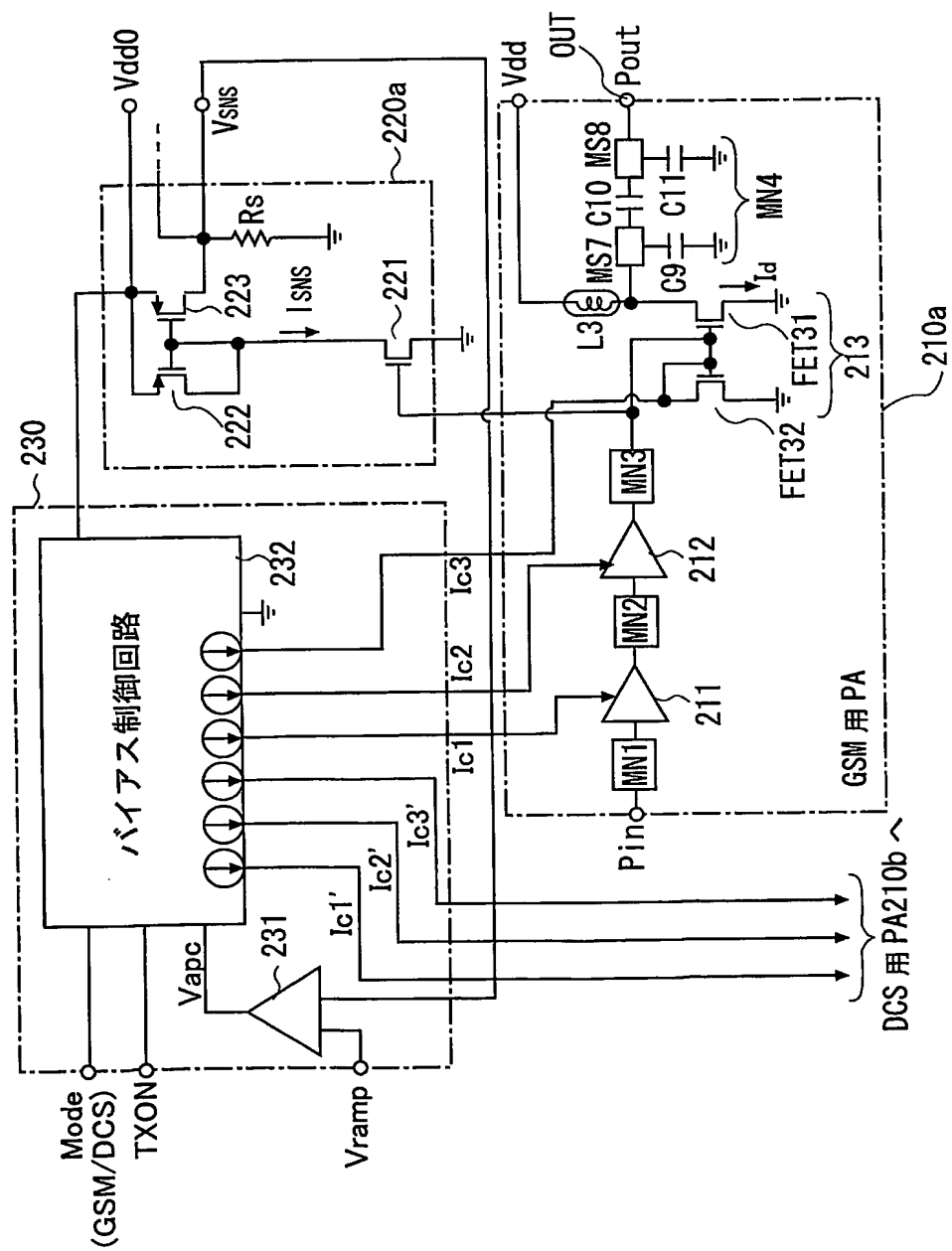
3/8

図 3



4/8

図 4



5/8

図 5

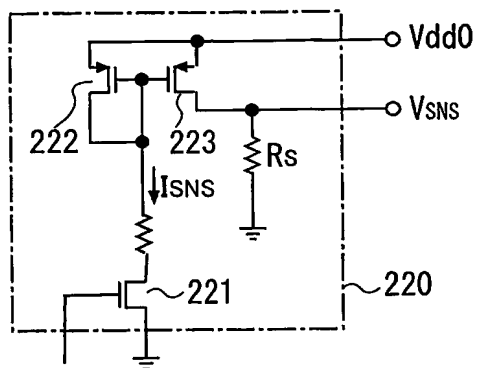
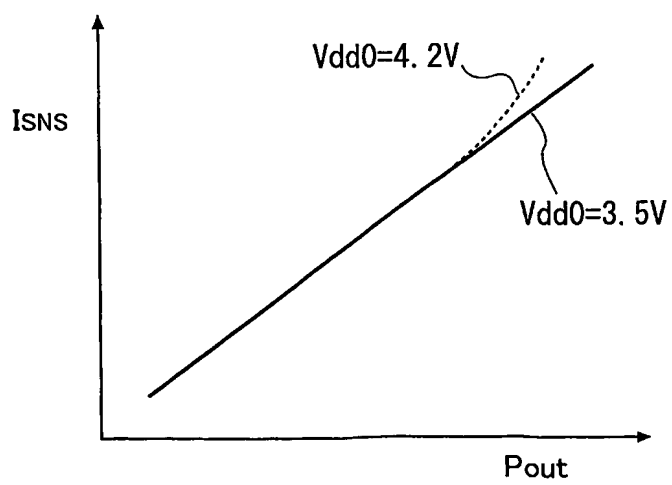
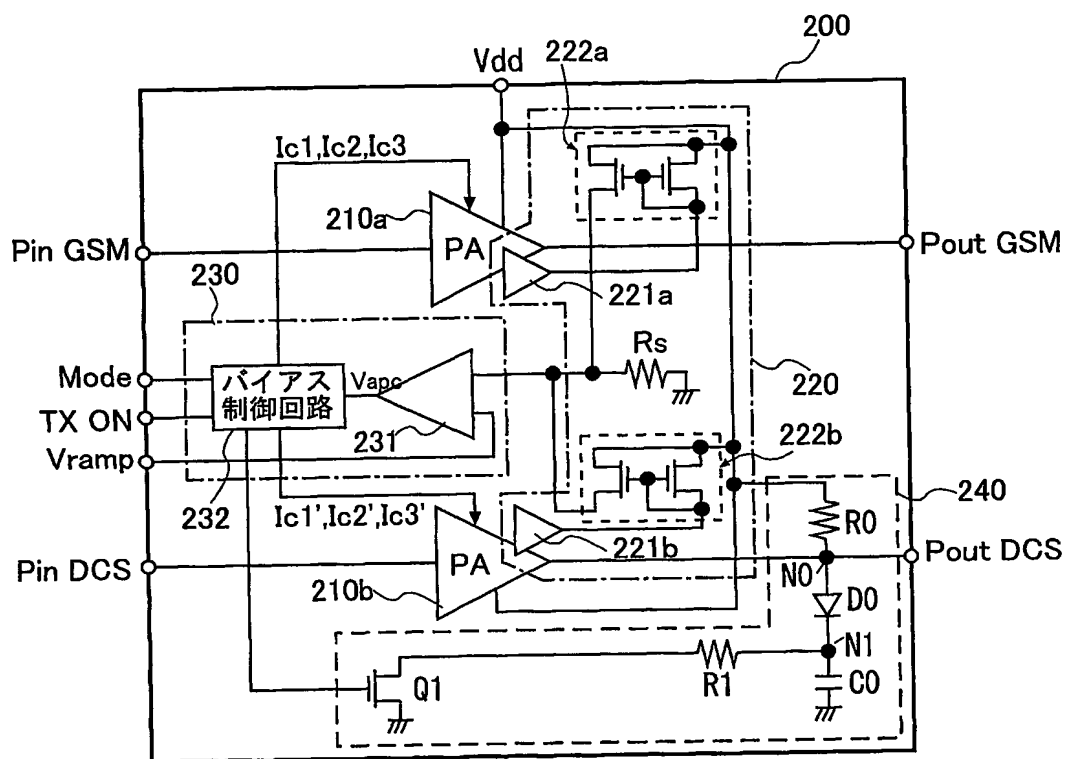


図 6



6/8

図 7



7/8

図 8

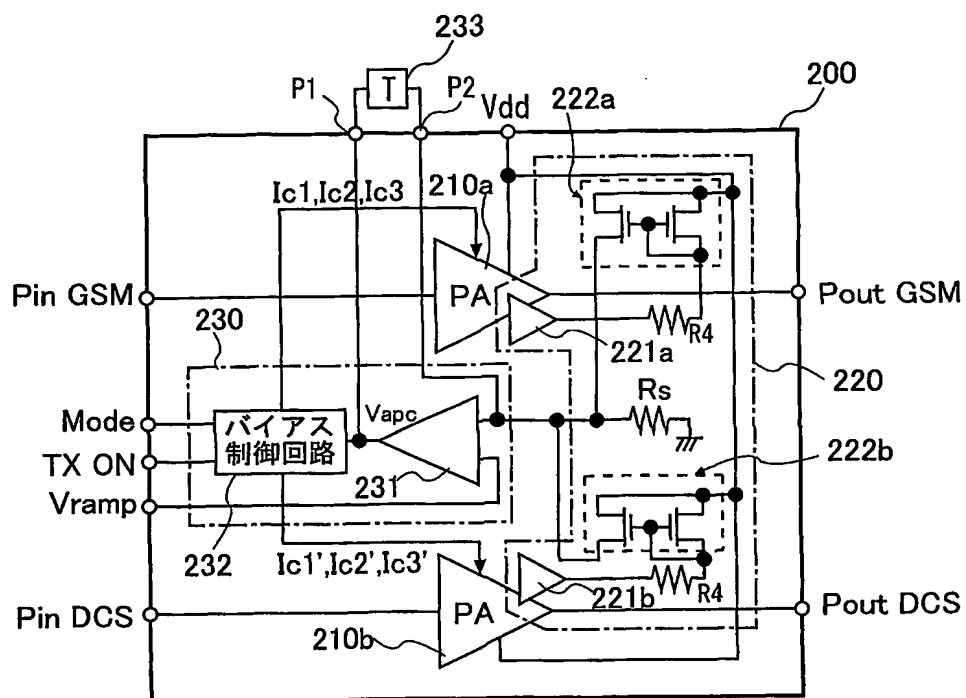


图 9

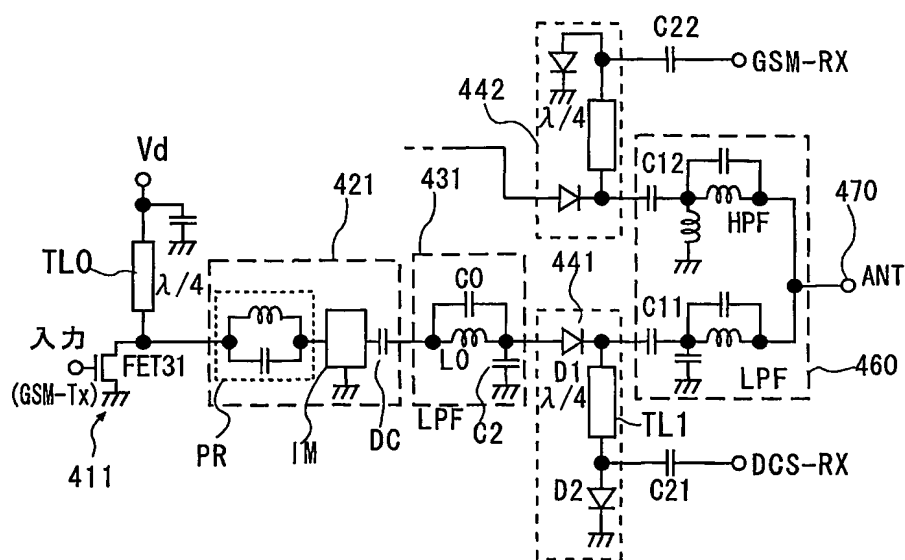


图 10

